

**Der europäische
Technologie- und Trendbericht 2001/2002
über Leiterplatten
mit hohen Integrationsdichten
(HDI-High Density Interconnected PWBs)**

***The European
Technology and Trend Report 2001/2002
on HDI-High Density Interconnected PWBs***

Vorwort zur 2. Ausgabe

Die 1. Ausgabe des Trendberichts zur Leiterplattenherstellung mit HDI hat überaus guten Anklang gefunden und war kurz nach ihrem Erscheinen vergriffen. Die positive Resonanz aus den Fachkreisen hat den Arbeitskreis „Microvias“ schon bald veranlasst, an die Überarbeitung des Trendberichts heranzugehen. Neben der Aktualisierung vieler Kapitel wurden die Themen Hole Plugging, Oberflächenfinish, Elektrischer Test und Registrieren sowie Qualifikationen und Anforderungen für HDI-Leiterplatten neu eingebracht. Ebenfalls neu aufgenommen wurde das Kapitel 7 „Erfolgsgeschichten“. Mangels hinreichender Darstellbarkeit sind das parametrisierte Bewertungsschema und das Kostenermittlungsschema in dieser Ausgabe entfallen. Autoren und Herausgeber haben sich entschieden, diesen europäischen Trendbericht zweisprachig (deutsch/englisch) erscheinen zu lassen, um sprachliche Barrieren im Zeitalter der Globalisierung bzw. Internationalisierung zu überwinden.

Autoren und Herausgeber danken für die zahlreichen für die Überarbeitung gegebenen Hinweise und Anregungen. Besonderer Dank gehört wiederum dem IPC für die Erlaubnis, auszugsweise deren Arbeitsergebnisse hier abbilden zu dürfen. Dank auch erneut an die Unternehmen, die die vorliegende Arbeit unterstützt haben. Möge auch diese Neuauflage nützlich und hilfreich für Leiterplattenbranche und den betreffenden Fachkreisen bei der Bewältigung der sich ständig wandelnden Herausforderungen sein.

Im Oktober 2001

Dr. Konrad Wundt
Leiter des GMM-Arbeitskreises
„Microvias“

Rainer Theobald
Geschäftsführung
VDE/VDI-Gesellschaft Mikroelektronik,
Mikro- und Feinwerktechnik (GMM)

Wolfgang Grönig
Leiter des GMM-Fachausschusses
„Leiterplattentechnik“

Foreword to 2nd Edition

There was an exceptionally enthusiastic response to the first edition of the trend report on HDI printed circuit production and it very quickly sold out after publication. The favourable response from the specialist groups concerned very soon convinced the Microvias working group to revise the trend report. The topic areas of hole plugging, surface finishing, registration, electrical testing and specifications and requirements for HDI printed circuits were added and many of the sections updated. Another new addition was Section 7, "Success Stories". Due to the difficulties in presentation, the parametric evaluation and the cost calculation systems have been dropped in this edition. The authors and the editor have decided to produce this European trend report in two languages (German/English) to overcome language barriers in the era of globalization and internationalization.

The authors and the editor would like to express their thanks for the many pointers and suggestions given for this revised edition. We would also like to thank the IPC in particular for their permission to include extracts from their results here. Thanks also to the companies which have supported the present work. We sincerely hope that this new edition is of use and a support to the PCB industry and the groups concerned as they constantly strive to meet the ever-changing challenges.

October 2001

Autorenkomitee / Authors

Name	Firma / Company	E-mail / Website
Andrä, Dr. Karsten	Multiline International Europa L.P. Friedrichsdorf	Karsten.andrae@mie.de http://www.mie.de
Balla, Gerhard	ITES Vertriebs GmbH Amstetten	ites.vertriebs_gmbh@t-online.de
Bünning, Klaus	Atotech Deutschland Berlin	Klaus.Buenning@atotech.de http://www.atotech.de
Dietrich, Rüdiger	Lackwerke Peters GmbH & Co KG Kempen	peters@peters.de http://www.peters.de
Fleiner, Bernfried	Schweizer Electronic AG Schramberg	IEL@SEAG.DE http://www.seag.de
Furrer, Joseph	Ascom AG Bern	Joseph.Furrer@ascom.ch http://www.ascom.ch
Gasch, Michael	Schweizer Electronic AG Schramberg	IEL@SEAG.DE http://www.seag.de
Gerlach, Burghart	Schmoll Maschinen GmbH Rödermark	INFO@Schmoll-Maschinen.de http://www.Schmoll-maschinen.de
Griese, Elmar Dr.	Siemens SBS C-LAB Paderborn	Elmar.Griese@c-lab.de http://www.c-lab.de
Grüter, Ernst-Christoph	Korsten & Goossens Haan	e.grueter@kogohaan.de http://www.kogohaan.de
Günther, Bernd	Inboard GmbH Karlsruhe	bernd.guenther@inboard.de http://www.inboard.de
Hagedorn, Andreas	Electro Scientific Industries GmbH München	HagedornA@elcsci.com http://www.elcsci.com
Hanna, Dr. Samy	AT & S AG Leoben	s.hanna@atpcb.com http://www.atpcb.com
Hannemann, Dr. Monika	Fraunhofer Institut Berlin	hanneman@izm.fhg.de http://www.izm.fhg.de
Hemmer-Girod, Wolfgang	GSI Lumonics GmbH München	hemmer-girodw@gsilumonics.com http://gsilumonics.com
Huschka, Manfred	Taconic Advanced Dielectric Division, Mullingar	manfredh@4taconic.com http://www.taconic-add.com
Lacher, Ulrich	Vantico AG Electronic Polymers Basel	ulrich.lacher@vantico.com http://www.vantico.com
Liedke, Norbert	Heidenhain-Microprint GmbH Berlin	Norbert.Liedke@t-online.de http://www.hmp-heidenhain.de
Lukaschek, Michael	Track Test GmbH Bad Camberg	luka@tracktest.de http://www.tracktest.de/
Mahlkow, Hartmut	Atotech Deutschland Berlin	hartmut.mahlkow@atotech.de http://www.atotech.de
Mazur-Käßler, Ramona	Vogt Electronic Fuba GmbH Dresden	RaMazur-Kaessler@vogt-electronic.com http://www.vogt-electronic.com
Nowotny, Martin	Vogt Electronic Fuba GmbH Gittelde	mnovotny@vogt-electronic.com http://www.vogt-electronic.com

Name	Firma / Company	E-mail / Website
Petermann, Bernhard	Miele & Cie, GmbH & Co. Bielefeld	bernhard.petermann@miele.de http://www.miele.de
Platz, Hanno	GED Hennef	h.platz@ged-pcb-mcm.de http://www.GED-PCB-MCM.de
Poschmann, Dr. Hartmut	FED e.V. Berlin	H.Poschmann@fed.de http://www.fed.de
Ritz, Dr. Klaus	Ruwel AG Werk Wetter Wetter	dr.klaus.ritz@ruwel-wetter.de http://www.ruwel.de
Schaaf, Herbert	Alcatel – SEL AG Stuttgart	H.Schaaf@alcatel.de http://www.alcatel.de
Scheel, Prof. Dr. Wolfgang	Fraunhofer Institut Berlin	scheel@izm.fhg.de http://www.izm.fhg.de
Schiller, Wolfgang	Shiplay GmbH Pforzheim	wschiller@shiplay.com http://www.shiplay.com
Schilpp, Andreas	Würth Elektronik GmbH & Co. KG Niedernhall	andreas.schilpp@we-online.de http://www.we-online.de
Schmidt, Dr. Lothar	Robert Bosch GmbH Stuttgart	Lothar.Schmidt3@de.bosch.com http://www.bosch.de
Schmidt, Prof. Dr. Ralf	FHS Stralsund Stralsund	Ralf.Schmidt@fh-stralsund.de http://www.fh-stralsund.de
Simler, Eric	Aspocomp SAS France Evreux	Eric.Simler@aspocomp.fr http://www.aspocomp.fr
Skrypczinski, Jürgen	Hartmetall-Werkzeugfabrik Andre- as Maier GmbH, Schwendi	Juergen.Skrypczinski@ham-tools.com http://www.ham-tools.com
Süllau, Alexander	ILFA GmbH Hannover	A.suellau@ilfa.de http://www.ilfa.de/
Süß, Achim	KSG GmbH Gornsdorf	achim.suess@ksg.de http://www.ksg.de
Thüringer, Prof. Dr. Rainer	FHS Giessen / Friedberg Giessen	thueringer@t-online.de www.fh-giessen.de/fachbereich/e1
Vogt, Rolf-Rüdiger	Alcatel – SEL AG Stuttgart	R.Vogt@alcatel.de http://www.alcatel.de/
Weinhold, Michael	DuPont de Nemours Int. S.A. Genf	michael.weinhold@che.dupont.com http://www.dupont.com
Willuweit, Jürgen	Isola AG Düren	j.willuweit@isola.de http://www.isola.de
Wundt, Dr. Konrad	Multiline International Europa L.P. Friedrichsdorf	Konrad.wundt@mie.de http://www.mie.de

Verbände / Associations

Verband / Ansprechpartner	Adresse / Address	E-mail / Website
VDE/VDI – GMM	Stresemannallee 15 D – 60596 Frankfurt / Main Tel.: 069 6308 330 Fax: 069 96 31 2925	gmm@vde.com http://www.vde.de
<i>Geschäftsführer:</i>	<i>Rainer Theobald</i>	<i>gmm@vde.com</i>
VdL	Stresemannallee 19 D-60596 Frankfurt am Main Tel. : 069-6302-436 Fax.: 069-6302-438	vdlev@zvei.org http://www.VdLeV.org
<i>Geschäftsführer:</i>	<i>Christoph Stoppok</i>	<i>stoppok@zvei.org</i>
DGO	Horionplatz 6 D – 40213 Düsseldorf Tel.: 0211 13 23 81 Fax: 0211 32 71 99	DGO.AGG.Duesseldorf@t-online.de http://dgo-online.de
<i>Geschäftsführer:</i>	<i>Dr. Uwe König</i>	<i>DGO.AGG.Duesseldorf@t-online.de</i>
EIPC	Hertogsingel 49-B PO Box 2060 NL - 6201 CD Maastricht Tel.: 0031 43 3440 872 Fax: 0031 43 3440 873	eipc@eipc.org http://www.eipc.org
<i>Executive Director:</i>	<i>Jo Warnier</i>	<i>jwarnier@eipc.org</i>
FED	Hindenburgdamm 85 D – 12203 Berlin Tel.: 030 83 49 059 Fax: 030 83 41 831	Info@fed.de http://www.fed.de
<i>Geschäftsstellenleiter:</i>	<i>Dr. Hartmut Poschmann</i>	<i>H.Poschmann@fed.de</i>
ZVEI Fachverband Bauelemente der Elektronik	Stresemannallee 19 D - 60596 Frankfurt Tel.: 069-6302 276 Fax: 069-6302 407	ZVEI-BE@ZVEI.org http://www.zvei-be.zvei.org
<i>Geschäftsführer:</i>	<i>Christoph Stoppok</i>	<i>stoppok@zvei.org</i>
EITI European Interconnect Technology Initiative e.V.	Stresemannallee 19 D - 60596 Frankfurt Tel.: 069-6302 276 Fax: 069-6302 407	EITI@zvei.org http://www.eiti.org
<i>Geschäftsführer:</i>	<i>Christoph Stoppok</i>	<i>stoppok@zvei.org</i>

INHALTSVERZEICHNIS	Seite Page	CONTENTS
Vorwort	2	<i>Foreword</i>
Autorenverzeichnis	4	<i>List of authors</i>
Verbände	6	<i>Associations</i>
1 Inhaltsverzeichnis	7	<i>1 Contents</i>
2 Überblick	12	<i>2 Overview</i>
2.1 Einführung	12	<i>2.1 Introduction</i>
2.2 Trendaufbau	14	<i>2.2 Trend scenario</i>
2.3 Derzeitige Marktentwicklung	15	<i>2.3 Current market trend</i>
3 Die Marktanforderungen	19	<i>3 The market requirements</i>
3.1 Was treibt den Markt ?	19	<i>3.1 What drives the market?</i>
3.2 Einflußfaktoren der Marktentwicklung	32	<i>3.2 Influencing factors and market development</i>
3.3 Zusammenfassung von Trendaussagen	35	<i>3.3 Summary of trend statements</i>
4 Die Reaktionsmöglichkeiten der Leiterplattenindustrie	44	<i>4 The possibility of reaction of the PCB industry</i>
4.1 Schlüsselparameter	44	<i>4.1 Key parameters</i>
4.2 Definitionen	45	<i>4.2 Definitions</i>
4.3 Morphologie der Herstellung von Microvias	48	<i>4.3 Morphology of production of microvias</i>
4.4 Dielektrikumsmaterialien	50	<i>4.4 Dielectric Materials</i>
4.4.1 Allgemeines über Dielektrikumsmaterial	50	<i>4.4.1 General Information about Dielectric Materials</i>
4.4.2 Epoxidharz/Glasgewebe	56	<i>4.4.2 Epoxy Resin/Glass Fabric</i>
4.4.3 Epoxidharz-Aramidflies	59	<i>4.4.3 Epoxy/Non-woven Aramid</i>
4.4.4 Harzbeschichtete Kupferfolie (RCF)	65	<i>4.4.4 Resin-Coated Copper Foil (RCF)</i>
4.4.5 Flüssige Harzsysteme	67	<i>4.4.5 Liquid Resin Systems</i>
4.4.6 Trockenfilm-Harzsysteme	69	<i>4.4.6 Dry Film Resin Systems</i>
4.4.7 Polyimid vernetzbar (nicht flexibel)	69	<i>4.4.7 Polyimide, cross linked (not flexible)</i>
4.4.8 Klebefolien/Prepregs	70	<i>4.4.8 Bonding Films/Prepregs</i>
4.4.9 PTFE-Glasgewebe	71	<i>4.4.9 PTFE/Glass Fabric</i>
4.4.10 Andere HF-Materialien	75	<i>4.4.10 Other RF Materials</i>
4.4.11 Halogenfreies Basismaterial	76	<i>4.4.11 Halogen-free Base Materials</i>

4.5	Auftrag des Dielektrikums	77	4.5	<i>Applying the dielectric</i>
4.5.1	Pressen (Relamination)	77	4.5.1	<i>Relamination</i>
4.5.2	Vorhang - Giessen	77	4.5.2	<i>Curtain Coating</i>
4.5.3	Folien-Laminieren	79	4.5.3	<i>Foil lamination</i>
4.5.4	Siebdruck	80	4.5.4	<i>Screen printing</i>
4.5.5	Roller-Coating	82	4.5.5	<i>Roller-Coating</i>
4.5.6	Sprühen	84	4.5.6	<i>Spraying</i>
4.5.7	Tauchbeschichtung	84	4.5.7	<i>Dip coating</i>
4.6	Lochherstellung	86	4.6	<i>Via Generation</i>
4.6.1	Mechanisches Bohren	86	4.6.1	<i>Mechanical Drilling</i>
4.6.2	Laserbohren	94	4.6.2	<i>Laser Drilling</i>
4.6.3	Plasmabohren oder -ätzen	104	4.6.3	<i>Plasma drilling or etching</i>
4.6.4	Fotostrukturierung	107	4.6.4	<i>Photo Structuring</i>
4.7	DK - Methoden	109	4.7	<i>PTH-Methods</i>
4.7.1	Allgemein	109	4.7.1	<i>General remarks</i>
4.7.2	Chemisch Dünn-Kupfer	109	4.7.2	<i>Electroless thin-copper</i>
4.7.3	Chemisch Dick-Kupfer (Additiv-Technik)	111	4.7.3	<i>Electroless thick-copper (Additive technique)</i>
4.7.4	Direktmetallisierungs-Verfahren	113	4.7.4	<i>Direct plating-Processes</i>
4.7.5	Polymer Dickschichtpasten (PTF)	115	4.7.5	<i>Polymer Thickfilmpastes (PTF)</i>
4.8	Verfüllen von DK-Bohrungen	117	4.8	<i>Filling of plated through holes</i>
4.9	Leiterstrukturierung von Microvia- Lagen und Aussenlagen	121	4.9	<i>Structering of microvia layers and outer layers</i>
4.9.1	Prinzipielle funktionelle Abhängigkeiten	121	4.9.1	<i>Basic functional dependencies</i>
4.9.2	Fest-Resist	122	4.9.2	<i>Dry film resist</i>
4.9.3	Flüssigresist	123	4.9.3	<i>Liquid resist</i>
4.10	Galvanische Aufbautechniken	127	4.10	<i>Electroplating processes</i>
4.10.1	Panelplating	127	4.10.1	<i>Panel plating</i>
4.10.2	Patternplating	129	4.10.2	<i>Pattern plating</i>
4.10.3	Semi-Panelplating	131	4.10.3	<i>Semi-Panelplating</i>
4.10.4	Pulseplating	132	4.10.4	<i>Pulseplating</i>
4.11	Oberflächenfinish	134	4.11	<i>Surface finish</i>
4.11.1	Einleitung	134	4.11.1	<i>Introduction</i>
4.11.2	Verfahren	134	4.11.2	<i>Process</i>
4.11.3	Lötbare Oberflächen	152	4.11.3	<i>Solderable surfaces</i>
4.11.4	Prüfverfahren	154	4.3.4	<i>Test methods</i>

4.11.5	Bleifrei Löten	155	4.11.5	<i>Lead free soldering</i>
4.12	Teststrategien für Leiterplatten	158	4.12	<i>Test strategies for bare boards</i>
4.12.1	HDI Testgerechtes Design	158	4.12.1	<i>HDI test conforming design</i>
4.12.2	Einleitung	159	4.12.2	<i>Introduction</i>
4.12.3	Elektrische Testverfahren für unbestückte Leiterplatten	160	4.12.3	<i>Electrical test procedures for bare boards</i>
4.12.4	Hardware	177	4.12.4	<i>Hardware</i>
4.12.5	Systemintegration und Teststrategien	185	4.12.5	<i>System integration and test strategies</i>
4.12.6	Anforderungen an die CAM-Abteilung	193	4.12.6	<i>Demands on the CAM department</i>
4.12.7	Anforderungen an Personal	196	4.12.7	<i>Demands on personnel</i>
4.12.8	Software	198	4.12.8	<i>Software</i>
4.13	Registrieren von HDI-Schaltungen	207	4.13	<i>Registration of HDI boards</i>
4.13.1	Allgemeine Betrachtungen	207	4.13.1	<i>General aspects</i>
4.13.2	Registrieren beim Belichten	209	4.13.2	<i>Registration during exposing</i>
4.13.3	Innenlagen – Registrierung	213	4.13.3	<i>Innerlayer – registration</i>
4.13.4	Registriergenauigkeit beim Multilayer – Lay-up – Kernlagen	219	4.13.4	<i>Registration accuracy of multilayer – lay-up – core</i>
4.13.5	Registriergenauigkeit beim Multilayer – Lay-up – Microvialagen	223	4.13.5	<i>Registration accuracy with the multilayer – lay-up – microvialayers</i>
4.14	Kombination der Haupttechnologien	226	4.14	<i>Combination of the main technologies</i>
4.14.1	Mechanisches Bohren von blind und buried vias	226	4.14.1	<i>Mechanical drilling of blind and buried vias</i>
4.14.2	Laserbohren in Kupfer und Dielektrika mit anschließender Durchkontaktierung	228	4.14.2	<i>Laser drilling in copper and dielectrics followed by plating through hole</i>
4.14.3	Laserbohren in Dielektrika mit anschließender Durchkontaktierung	230	4.14.3	<i>Laser drilling in dielectrics with following plating through hole</i>
4.14.4	Laserbohren in Dielektrika durchgeätzte Kupfermaske mit anschließender Durchkontaktierung	232	4.14.4	<i>Laser drilling in dielectrics by etched copper mask followed by plating through hole</i>
4.14.5	Herstellung von Photovias in Flüssigresist (positiv und negativ arbeitend)	234	4.14.5	<i>Production on Photovias in liquid resist (working positively and negatively)</i>
4.14.6	Herstellung von Photovias in Festresist (positiv und negativ arbeitend)	241	4.14.6	<i>Production of Photovias in solid resist (positive and negative operating)</i>
4.14.7	Lochherstellung durch Plasmaätzen	243	4.14.7	<i>Hole production by plasma etching</i>
4.15	Sondertechnologien / Future Trends	246	4.15	<i>Special Technologies / Future Trends</i>
4.15.1	Direktbelichtung (Directimaging)	246	4.15.1	<i>Direktbelichtung (Directimaging)</i>
4.15.2	Laser Direct Structuring LDS / PHD	249	4.15.2	<i>Laser Direct Structuring LDS / PHD</i>
4.15.3	Laserdirektstrukturierung Resist / Kupfer	252	4.15.3	<i>Laser Direct Structuring Resist / Copper</i>

4.15.4	APL-D-Verfahren	254	4.15.4	<i>APL-D-Process</i>
4.15.5	SIMOV-Technik	255	4.15.5	<i>SIMOV-Technology</i>
4.15.6	B ² IT™ - Technik	257	4.15.6	<i>B²ITä - Technique</i>
4.15.7	ALIVH - Verfahren	259	4.15.7	<i>ALIVH - Process</i>
4.15.8	IBSS® - Technologie	262	4.15.8	<i>IBSS^a - Technology</i>
4.15.9	Weitere Sonderverfahren	264	4.15.9	<i>Additional special techniques</i>
4.15.10	Optische Verbindungstechnik auf elektrischen Leiterplatten	265	4.15.10	<i>Optical interconnections on electrical printed circuit boards</i>
5	Resultierende Designregeln	273	5	<i>Resulting Design Rules</i>
5.1	Microvia und Oberflächenlayout	273	5.1	<i>Microvia and Surface Layout</i>
5.2	Microvia – Aufbauanlagen	278	5.2	<i>Microvia Buildup Layer</i>
5.3	Design-Regeln für HDI-Kernlagen	281	5.3	<i>Design Rules for HDI Core Layer</i>
5.4	Spezifikationen und Normen für die Lochmetallisierung / Kupferstärken	284	5.4	<i>Specifications and Standards for Hole Metallization (copper strength)</i>
5.5	Kombinationen von Kernlagen und Microvia-Lagen	285	5.5	<i>Combinations of Core Layers and Microvia Layers</i>
5.6	Designregeln für impedanzkontrollierte Schaltungen	288	5.6	<i>Design Rules for impedance-controlled Circuits</i>
5.7	Standardisierungsaktivitäten	295	5.7	<i>Standardization activities</i>
6	Qualifikation und Anforderungen für HDI – Leiterplatten	303	6	<i>Qualification and performance of HDI boards</i>
6.1	Qualification and performance specification for HDI layers or boards (IPC-6016)	304	6.1	<i>Qualification and performance specification for HDI layers or boards (IPC-6016)</i>
7	HDI – Erfolgsgeschichten	315	7	<i>HDI – Success stories</i>
7.1	High-speed access to data networks	315	7.1	<i>High-speed access to data networks</i>
7.2	Die SIMOV- Leiterplatte, ein Innovationssprung in der Leiterplattentechnologie	317	7.2	<i>The SIMOV- PCB, an Innovative Step For The PCB Technology</i>
7.3	Wie man sein erstes Microvia-Design erfolgreich meistert	320	7.3	<i>First steps to a successful microvia design</i>
7.4	Statisches Leuchtdiodenmodul LSS512	331	7.4	<i>Static Mode LED-Display module LSS512</i>
8	Microvias und kein Ende – ein Szenario in das Jahr 2011	336	8	<i>Microvias and no end - a scenario into the year 2011</i>
8.1	Microvia, eine unabdingbare Notwendigkeit	336	8.1	<i>Microvia an indispensable necessity</i>
8.2	Microvias – ohne Ende	339	8.2	<i>Microvias - without end</i>

9 Anhang	343	9 Appendix	
9.1 Wörterbuch Deutsch - Englisch	343	9.1 <i>Dictionary German - English</i>	
9.2 Wörterbuch Englisch - Deutsch	345	9.2 <i>Dictionary English - German</i>	
9.3 Begriffe (nur in Deutsch)	347	9.3 <i>Terms (only in German)</i>	

2. Überblick

2.1 Einführung

Der vorliegende Trendbericht ist die Neuauflage des Europäischen Trendberichts 1999, der sich bei Erscheinen als europäische Ergänzung zur IPC Roadmap 1997 mit dem Schwerpunkt Leiterplatte mit hoher Integrationsdichte verstand. Für die internationalen Leser erscheint dieser neue Europäische Trendbericht 2001 zweisprachig in Englisch und Deutsch. Der Übersichtlichkeit halber werden Abbildungen und Tabellen meist nur mit englischer Beschriftung versehen.

Im HDI-Trendbericht 2001 sind die europäischen Trends dargestellt. Um den direkten Vergleich mit der IPC ROADMAP zu ermöglichen, ist die Struktur der Informationen ähnlich aufgebaut und daher soweit wie möglich beibehalten worden.

Aus den hierin erkannten Marktanforderungen, sowohl generell als auch speziell in den einzelnen Branchen, sowie der Entwicklung der Bauelemente werden die Reaktionsmöglichkeiten der Leiterplattenindustrie auf die sich verändernden Anforderungen abgeleitet. Einer der abgeleiteten Trends erfordert die Abbildung der höheren Integrationsdichte auf die Leiterplatte.

Darauf aufbauend werden mittels eines morphologischen Schemas die grundsätzlichen technologischen Verfahren und Prozesse als Bausteine zur Herstellung von Leiterplatten mit hoher Integrationsdichte dargestellt und erläutert. Hierzu gehören auch Grenzen sowie Vor- und Nachteile der jeweiligen Bausteine. In Vergleich zum Trendbericht 1999 wurden einige Kapitel verändert und ergänzt sowie Kapitel wie Oberflächenfinish, Registrieren und Elektrischer Test neu eingebracht.

Konkrete Verfahren entstehen erst durch Kombination dieser Bausteine. Die wichtigsten Kombinationen werden deshalb in der Folge beschrieben. Besonders hervorgehoben werden dabei die resultierenden Auswirkungen für die Leiterplattenherstellungsprozesse. Auch dieses Kapitel wurde ergänzt durch neue Verfahren unter dem Kapitel „Future trends“. Hier werden neue und interessante Verfahren und Technologien wie die optische Leiterplatte vorgestellt, deren Einflüsse auf den Markt und, ob sie sich durchsetzen, noch nicht abgeschätzt

2. Overview

2.1 Introduction

This trend report is a revised edition of the 1999 European trend report which was published as the European supplement to the 1997 IPC Roadmap focussing on high-density interconnection printed circuit boards. Contrary to the 1999 trend report, the 2001 European trend report has been compiled in both German and English. For clarity's sake, the annotations of most of the figures and tables are in English only.

This HDI trend report 2001 presents the European trends. To enable a direct comparison with the IPC Roadmap, the contents are ordered in a similar manner, thus maintaining the original structure as far as possible.

From the market demands - both general and branch-specific - recognized in this report and the trends in the components, conclusions are made on the options the PCB industry has to react to the changing requirements. One of the trends inferred requires the depiction of the high-density interconnection on printed circuit boards.

Based on this, this report uses a morphological scheme to present and explain the key technological processes and procedures as elements in the fabrication of high-density interconnection printed circuit boards, including limitations and advantages/disadvantages of the various elements. In comparison to the 1999 trend report a number of chapters have been edited and supplemented and new chapters (e.g. surface finish, registration and electrical test) added.

As concrete processes are generated by combining these elements, the most important combinations are described later on, whereby particular emphasis has been placed on the resultant effects on the PCB fabrication processes. This chapter has also been supplemented by new processes in the section "Future Trends", which introduces new and interesting processes, their influences on the market and whether they have been established or not been evaluated as yet.

The applicable design rules are listed in Chapter 5. This section is intended as a reference

werden können.

Die anwendbaren Design-Regeln werden im Kapitel 5 aufgeführt. Dieser Teil soll als Arbeitsgrundlage für Layout-Entwickler dienen. Dieses Kapitel wurde vollkommen neu strukturiert und den neuesten Fertigungserkenntnissen angepaßt. So werden die Designregeln für Microvia-Lagen und HDI-Kernlagen getrennt dargestellt und die Spezifikationen für die Lochmetallisierung mit aufgeführt. Besonderen Wert wurde auf die ausreichende Verfügbarkeit / Lieferbarkeit von Leiterplatten gelegt, die nach der jeweiligen Design-Regel gefertigt werden können. Des Weiteren wurde das Kapitel mit Designregeln für impedanzkontrollierte Schaltungen ergänzt.

Diese Regeln sind von allen führenden europäischen Leiterplattenhersteller und OEMs in Absprache mit dem FED, ZVEI, VdL, EIPC, EITI und dem IPC erarbeitet und anerkannt worden. Sie können daher als europäischer Standard dienen (gelten?).

Neu aufgenommen wurden im Kapitel 6 die Qualifikation und Anforderungen für HDI-Leiterplatten. Dank des Einverständnisses des IPC wurden hier Auszüge aus der bestehenden IPC-Norm 6016 aufgenommen. Ergänzende IPC-Normen sind zu berücksichtigen.

Ebenfalls neu wurde das Kapitel „Erfolgsgeschichten“ aufgenommen. Hier werden von einigen Leiterplattenherstellern erfolgreiche HDI-Projekte vorgestellt, von der Aufgabenstellung bis zur Realisierung.

In den folgenden Kapiteln wird für Microvias wieder ein Szenario für die nächsten 10 Jahre entwickelt.

Im Anhang sind die wesentlichen Begriffe der Leiterplattenfertigung zusammengefaßt.

Im Trendbericht 1999 war zur Entscheidungsfindung für den Leiterplattenhersteller ein parameterisiertes Bewertungsschema sowie ein Kostenermittlungsschema vorgestellt. Dieses Kapitel wurde für die Neuauflage gestrichen.

for layout developers and was completely re-structured and adjusted to reflect up-to-the-minute production know-how. The design rules for micro via layers and HDI inner layers are individually presented and the specifications for hole metallization included. Particular attention was paid to the sufficient availability/supply of printed circuit boards that can be fabricated per the corresponding design rule.

These rules were compiled and approved by all leading European PCB fabricators and OEMs in agreement with the FED, ZVEI, VdL, EIPC, EITI and IPC. Thus they can be viewed as a European standard.

New in Chapter 6 are the qualification and requirements for HDI printed circuit boards. With the consent of the IPC this chapter contains excerpts from the IPC Norm 6016. Supplementary IPC Norms must be taken into consideration.

The chapter "Success Stories" is also new. Here, several PCB manufacturers report on successful HDI projects - from the requirement profile through to realization.

The following chapter once again offers a trend scenario for microvias for the next 10 years.

The appendix lists key terms used in the fabrication of PCBs.

The 1999 trend report presented a parameterized evaluation scheme and cost calculation schedule as decision aids for the PCB manufacturer. For various reasons, this chapter is no longer featured in the new revision.

4.3.1 Morphologisches Schema – Übersicht

4.3.1 Morphology schema - Overview

Dielektrikumsmaterial <i>Dielectric Materials</i> Kap.: 4.4	Auftrag des Dielektrikums <i>Application of Dielectric Materials</i> Kap.: 4.5	Lochherstellung <i>Via generation</i> Kap.: 4.6	DK-Methode <i>PTH</i> Kap.: 4.7	Verfüllen von Bohrungen <i>Via Filling</i> Kap.: 4.8	Leiterstrukturierung <i>Primary Imaging</i> Kap.: 4.9	Galvanische Aufbautechnik <i>Electrolytical Patterning</i> Kap.: 4.10	Oberflächenfinish <i>Surface Finish</i> Kap.: 4.11	Teststrategien für Leiterplatten <i>Test strategies for bare boards</i> Kap.: 4.12
Epoxidharz-Glasgewebe <i>Epoxy Resin / Glass Fabric</i> Kap.: 4.4.2	Pressen (Relamination) <i>Lamination</i> Kap.: 4.5.1	Mechanisches Bohren <i>Mechanical Drilling</i> Kap.: 4.6.1	Chemisch Dünn-Kupfer <i>Electroless Cu (thin)</i> Kap.: 4.7.2	Via-Filling (Siebdruck) <i>Via-Filling (Screen Print)</i> Kap.: 4.8.2	Festresist <i>Dry Film Resist</i> Kap.: 4.9.1	Panelplating <i>Panelplating</i> Kap.: 4.10.1	Hot-Air Llevelling <i>Hot Air Leveling</i> Kap.: 4.11.2.1	HDI-Testgerechtes Design <i>HDI test conforming design</i> Kap. 4.12.1
Epoxidharz-Aramidflies <i>Epoxy/Non woven Aramid</i> Kap.: 4.4.3	Vorhang-Gießen <i>Curtain Coating</i> Kap.: 4.5.2	Laserbohren <i>Laser Drilling</i> Kap.: 4.6.2	Chemisch Dickkupfer <i>Electroless Cu (thick)</i> Kap.: 4.7.3	Via-Filling (Roller Coater) <i>Via-Filling (Roller Coat.)</i> Kap.: 4.8.3	Flüssigresist <i>Liquid Resist</i> Kap.: 4.9.2	Pattern Plating <i>Pattern Plating</i> Kap.: 4.10.2	Lotdepots <i>Solder deposits</i> Kap.: 4.11.2.2	E-Test für unbestückte LP <i>Electrical test procedures for bare boards</i> Kap. 4.12.3
Harzbeschichtete Kupferfolie <i>Resin-Coated Cu-Foil (RCF)</i> Kap.: 4.4.4	Folien-Laminieren <i>Resist Lamination</i> Kap.: 4.5.3	Plasmaätzen <i>Plasma Etching</i> Kap.: 4.6.3	Direktmetallisierung <i>Direct Metallisation</i> Kap.: 4.7.4	Via-Filling (Prepreg,RCF) <i>Via-Filling (Prepreg/RCF)</i> Kap.: 4.8.4		Semi-Panel Plating <i>Semi-Panel Plating</i> Kap.: 4.10.3	Chemisch Ni Au (Sud) <i>Electroless Ni, immersion Au (NiAu)</i> Kap.:4.11.2.3	Hardware <i>Hardware</i> Kap.: 4.12.4
Flüssige Harz-Systeme <i>Liquid Resin Systems</i> Kap.: 4.4.5	Siebdruck <i>Screen Printing</i> Kap.: 4.5.4	Fotostrukturierung <i>Photo Imaging</i> Kap.: 4.6.4	Polymer Dick-schichtpasten <i>Polymer Thick Film Techn. (PTF)</i> Kap.: 4.7.5			Pulse Plating <i>Pulse Plating</i> Kap.: 4.10.4	Chemisch Sn <i>Electroless Tin (Sn)</i> Kap.: 4.11.2.4	Systemintegration und Teststrategien <i>System integration and test strategies</i> Kap.: 4.12.5
Trockenfilm-Harzsysteme <i>Dry Film Resin Systems</i> Kap.: 4.4.6	Roller-Coating <i>Roller Coating</i> Kap.: 4.5.5						Chemisch Ag <i>Immersion Silver (Ag)</i> Kap.: 4.11.2.5	Software <i>Software</i> Kap.: 4.12.6
Polyimid vernetzbar <i>Polyimide cross linked</i> Kap.: 4.4.7	Sprühen <i>Spray Coating</i> Kap.: 4.5.6						Chemisch Pd <i>Electroless Palladium (Pd)</i> Kap.: 4.11.2.6	
Klebefolien <i>Bonding films</i> Kap.: 4.4.8	Tauchen <i>Dip Coating</i> Kap.: 4.5.7						Chemisch Ni, Pd, Au <i>Electroless Ni Pd Au</i> Kap.: 4.11.2.7	
PTFE-Glasgewebe <i>PTFE / Glass fabric</i> Kap.: 4.4.9							Second Image Technology <i>Second Image Technology</i> Kap.: 4.11.2.8	
Andere HF-Materialien <i>Other RF Materials</i> Kap.: 4.4.10							Organische Schutzschicht <i>Organic Solder Preservative</i> Kap.: 4.11.2.9	
Halogenfreies Basismaterial <i>Halogen-free Base Material</i> Kap.: 4.4.11							Lötbarer Oberflächen <i>Solderable surfaces</i> Kap.: 4.11.3	
							Prüfverfahren <i>Test methods</i> Kap.: 4.11.4	

In den folgenden Kapitel werden nun die Bausteine beschrieben.

The features are described in the following chapters.

rendem, niedrigen Ausdehnungskoeffizienten

Nachteile

- sprödes Harzsystem mit hoher Affinität zu Feuchtigkeit
- hoher CTE-Wert > 60 ppm/°C

Aussicht / Ausblick / Entwicklungstrend

- grundlegende Neuentwicklungen sind nicht zu erwarten

4.4.8 Klebefolien/Prepregs

Beschreibung

- reine Klebefolien: Acrykleber, Polyimid-Bonding Film
- Glasgewebeprepreg (Epoxid-, Polyimid, Cyanat-ester-Harz, duroplastische HF-Harze)
- Aramidvlies mit verschiedenen Harzsystemen (Epoxid-, Polyimid, Cyanat-ester-Harz)
- RCF-Folie
- Thermoplastische Klebefolien aus FEP bzw. CTFE
- PTFE-Glasgewebeprepreg (z.B. TacPreg® von Taconic)

Grenzen

- Unterschiedliches Fließ- und Einbettungsverhalten (-> Layout)
- Bohrverfahren und die spätere Betriebstemperatur beeinflussen die Auswahl der Klebefolie
- Vermischen von verschiedenen Prepreg-Materialien ist sehr kritisch

Vorteile

- Polyimid-Bonding Film, duroplastische HF-Harze ⇒ Hohe Dauerbetriebstemperatur.
- Cyanat-Ester-Harz, duroplastische HF-Harze
⇒ HF-Eigenschaften : niedriges $\tan \delta$
- Thermoplastische Klebefolien (einschl. PTFE)
⇒ HF-Eigenschaften : niedrigstes $\tan \delta$
- Thermoplastische Klebefolien (einschl. PTFE) sind unbegrenzt lagerfähig und weisen keine Feuchteaufnahme auf (PTFE: < 0.02%); sehr hohe Dauerbetriebstemperatur

Nachteile

- Polyimid-Bonding Film, Prepregs aus duroplastischem HF-Harz: Reduzierte Lager-

Disadvantages

- *Brittle resin system of high moisture affinity*
- *high CTE value > 60 ppm/°C in Z-axis*

Development Trends

- *basic new developments are not to be expected*

4.4.8 Bonding Films/Prepregs

Description

- *Pure bonding films: acrylic adhesive, polyimide bonding film*
- *Glass fabric reinforced prepreg (epoxy, polyimide, cyanate ester, thermoset RF resins)*
- *Non-woven aramid coated with different resin systems (epoxy, polyimide, cyanate ester)*
- *Resin-coated copper foil*
- *Thermoplastic bonding film made of FEP or CTFE*
- *PTFE/glass fabric prepreg (e.g. TacPreg® from Taconic)*

Limits

- *Different flow and embedding characteristics (-> Layout)*
- *Via generation and operating temperature influence the selection of a bonding film*
- *The mixture of different prepreg materials is very critical*

Advantages

- *Polyimide bonding film, thermoset RF resins*
P high continuous operating temperature.
- *Cyanate ester resin, thermoset RF resins*
P RF characteristics: lowest $\tan \delta$
- *Thermoplastic bonding film (incl. PTFE)*
P RF characteristics: lowest $\tan \delta$
- *Thermoplastic bonding film (incl. PTFE) are of unlimited shelf life and exhibit no moisture absorption (PTFE: < 0.02%); extremely high continuous operating temperature*

Disadvantages

- *Polyimide bonding film, Prepregs of thermoset RF resins: Reduced shelf life*

zeit

- Höhere Affinität zu Feuchtigkeit, z.B. FR4 oder Aramid
- Thermoplastische Klebefolien (einschl. PTFE) benötigen höhere Preßtemperaturen (220° bzw. 360 ° C)

Aussicht / Ausblick / Entwicklungstrend

- Hochvolumige rein-HF-Multilayer befinden sich in der Anlaufphase. PTFE-Prepregs werden in immer niedrigeren Dicken und mit unterschiedlichen Dielektrizitätskonstanten benötigt.

4.4.9 PTFE-Glasgewebe

Beschreibung

- Reines PTFE hat eine Dielektrizitätskonstante (ϵ_r) von 2,1 und einen sehr niedrigen Verlustfaktor $\tan d$ (0,0002) und damit ein ideales Basismaterial für Hochfrequenz-Anwendungen
- Durch Wahl der Glasgewebe, bzw. Zugabe von Mikroglasfasern oder Keramikbestandteilen lassen sich die HF-Eigenschaften in weiten Grenzen ändern
- Bandbreite für ϵ_r : 2,2 – 10 (im Frequenzbereich 1 MHz – 40 GHz), Bandbreite für $\tan d \approx 0,002 - 0,004$ (bei 10 GHz, falls mit 7628-Glasgewebe verstärkt; unverstärktes bzw. mit 106-Glasgewebe verstärktes PTFE weist bei 10 GHz einen Wert von 0,0009 auf)
- Unverstärktes PTFE-Basismaterial für HDI-Leiterplatten ist verfügbar in Dicken von 50 μm +/- 5 μm , Dielektrizitätskonstanten von 2,1 – 3,5, und Kupferkaschierungen von 9 μm und 17,5 μm (z.B. TacLam von Taconic)
- Alle PTFE-Basismaterialien sind auch mit dicker Metallverstärkung (Al, Messing bzw. Cu) im mm-Bereich erhältlich. Vorteile: Wärmeabfuhr; Erhöhung der Dimensionsstabilität ultradünner Laminare
- Brennbarkeitsklasse V-0 (UL94) ist ohne Zusatz bromhaltiger Flammenschutzmittel gegeben
- Kupferhaftfestigkeiten sehr hoch (vergleichbar mit FR4)

- *Higher moisture affinity, e.g. FR4 or aramid*
- *Thermoplastic bonding film (incl. PTFE) require higher bonding temperatures (220° or 360 ° C, resp.)*

Development Trends

- *High volume all-RF multilayer are in ramp-up phase. PTFE prepregs are required in continuously lower thicknesses and of different dielectric constants.*

4.4.9 PTFE/Glass Fabric

Description

- *Neat PTFE has a dielectric constant (ϵ_R) of 2,1 and a very low dielectric loss $\tan d$ (0,0002). Reinforced with glass fabric it is an ideal RF base material for RF, microwave and High Speed Digital applications*
- *RF characteristics can be dialled in through selection of glass fabrics, addition of micro glass fibres, or ceramic.*
- *ϵ_R -Range: 2.17 – 10 (frequency range 1 MHz – 80 GHz), $\tan d$ range » 0.002 – 0.004 (at 10 GHz, if reinforced with 7628 glass fabric. Non-reinforced PTFE or PTFE reinforced with 106 glass fabric exhibits a $\tan d$ of 0.0009 at 10 GHz)*
- *Non-reinforced PTFE base material for HDI printed circuit boards is available in thicknesses of 50 micron +/- 5 micron, dielectric constant ϵ_R of 2.1 – 3.5, and copper claddings of 9 micron and 17,5 micron (e.g. TacLam® from Taconic)*
- *All PTFE base materials are also available with heavy metal cladding (aluminium, brass or copper, from 0.8 to 12 mm). Advantages: heat dissipation; increased dimensional stability of ultra-thin laminates*
- *Flammability class V-0 (UL94) without addition of any bromine based flame retardant*
- *Very high copper peel strength (comparable with FR4)*

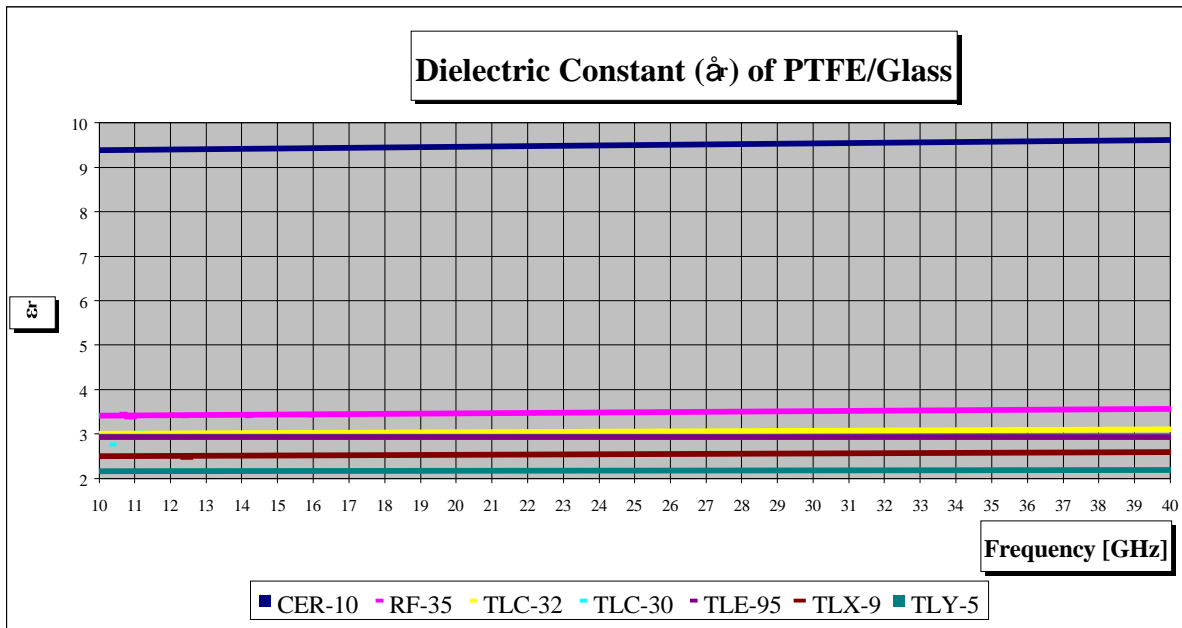


Fig. 4.4.17: Dielectric constant ϵ_r of PTFE/glass fabric base material vs. frequency range (source: Taconic)

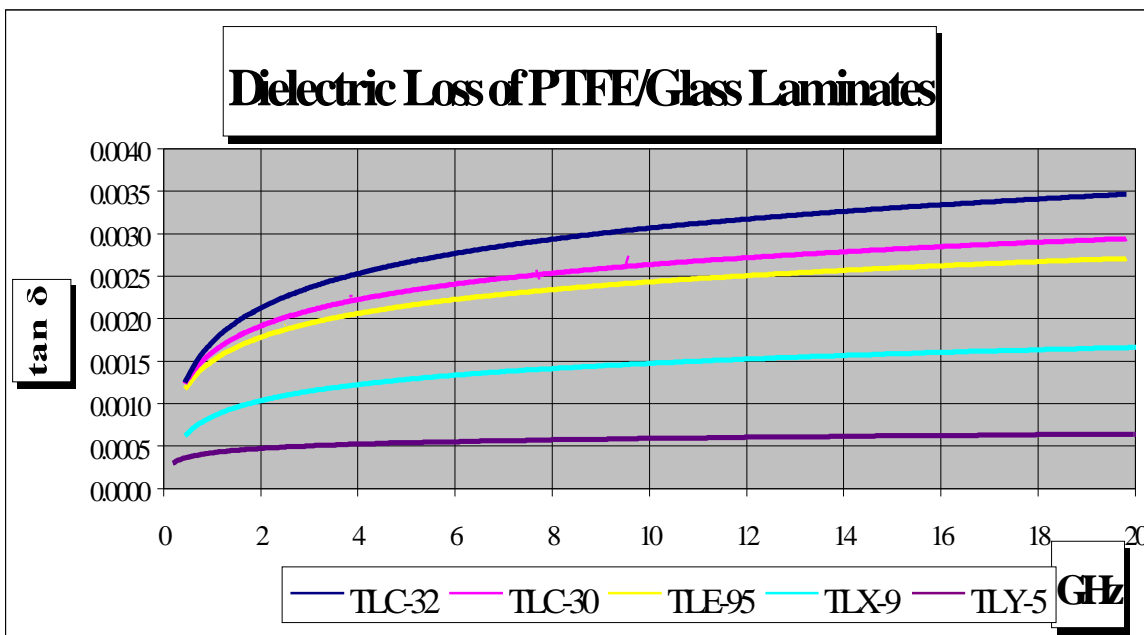


Fig. 4.4.18: Dielectric loss $\tan \delta$ of PTFE/glass fabric base material vs. frequency range (source: Taconic)

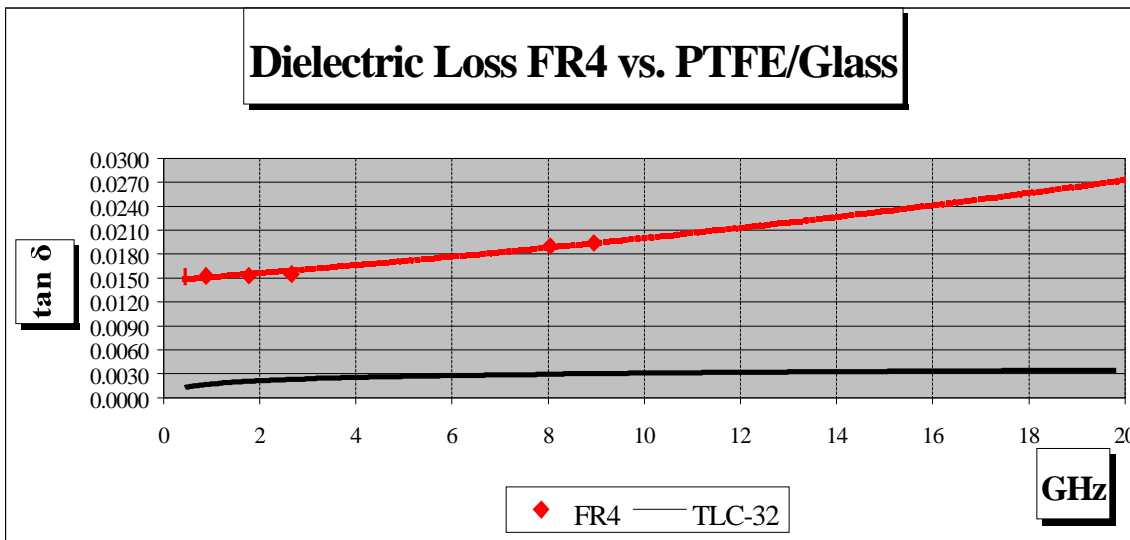


Fig. 4.4.19: Dielectric loss tan d of FR4 and PTFE/glass fabric vs. frequency range (source: Taconic)

Grenzen

- Es läßt sich nicht jede Kombination Dicke zu Dielektrizitätskonstante herstellen. Düninste Laminatdicke bei $\epsilon_r = 2.95$: 4 mil (100 µm)

Vorteile

- sehr gute HF-Eigenschaften mit nahezu konstantem ϵ_r bis zu 20 MHz, sowie niedrigstem Verlustfaktor aller verfügbarer Basismaterialien
- Geringste Feuchtaufnahme (< 0,02 %)
- Extrem hohe Wärmebeständigkeit (Schmelztemperatur von PTFE > 360 °C; keine Glasumwandlungstemperatur(Tg) wie duroplastische Harze, die ab diesem Bereich sprunghafte Änderungen von CTE und dielektrischen Werten aufweisen.

Nachteile

- Hoher Preis von Basismaterialien mit $\epsilon_r < 2,7$; Preis ähnlich wie BT/Epoxid für $\epsilon_r = 3,5$ (z.B. RF-35 von Taconic)
- Plasma-Vorbehandlung für die Durchkontaktierung anstelle von Permanganatprozeß
- Herstellerbedingt kann bei bestimmten Keramikbeimengungen (z.B. TiO₂) Neigung zu „shadow-plating“ im Ni/Au-Prozeß auftreten (jedoch nicht bei RF-35, RF-60 und CER-10 von Taconic)
- Reine HF-Multilayer benötigen FEP- bzw. CTFE-Folien als Klebmedien mit Preßtemperaturen von ca. 220 °C bzw. PTFE-Prepregs mit Preßtemperaturen von ca.

Limits

- *Not every combination thickness/dielectric constant can be manufactured. Thinnest laminate thickness of $\epsilon_r = 2.95$ is 100 micron (4 mil)*

Advantages

- *Extremely good RF characteristics with almost constant ϵ_r up to 80 MHz, coupled with lowest dielectric loss of all available base materials*
- *Lowest moisture absorption (< 0,02 %)*
- *Extremely high thermal resistance (melt temperature of PTFE > 360 °C; no glass transition temperature(Tg) (unlike thermo-set resins, which exhibit exponential changes of CTE and dielectric characteristics at temperatures higher than Tg)*

Disadvantages

- *High price of base materials of $\epsilon_r < 2,7$; Price similar to BT/epoxy for $\epsilon_r = 3,5$ (e.g.. RF-35 from Taconic)*
- *Plasma treatment of hole walls prior to through-hole plating instead of permanganate process*
- *Depending on manufacturer, certain ceramic fillers (e.g. TiO₂) can lead to shadow plating during Ni/Au plating (but not with RF-35, RF-60 or CER-10 from Taconic)*
- *All-RF multilayer require FEP or CTFE bonding film with bonding temperatures of approx. 220 °C or PTFE prepregs with bonding temperatures of approx. 320 °C (e.g., TacPreg[®] from Taconic)*

360 °C

- Bohrparameter von Basismaterialien auf der Basis von 7628-Glasgewebe ähnlich wie für FR4; für Basismaterialien aus Feinglasgeweben müssen andere Werte gefahren werden

- *Drilling parameter of base materials with 7628 glass fabric reinforcement are similar to FR4; base materials with fine glass reinforcements require different parameter*

Aussicht / Ausblick / Entwicklungstrend

- Führende OEMs fahren Versuche mit HDI-Multilayern (50 µm PTFE)
- 50 µm dickes PTFE auf dickem Messing (z.B. 1,2 mm) schon seit Jahren im Einsatz
- Hochvolumige rein-HF-Multilayer befinden sich in der Anlaufphase

Development Trends

- *Leading OEMs are running trials with HDI multilayer (50 µm PTFE)*
- *50 micron PTFE on thick brass (e.g. 1.2 mm) is in use for years*
- *High volume all-RF multilayer are in ramp-up phase*

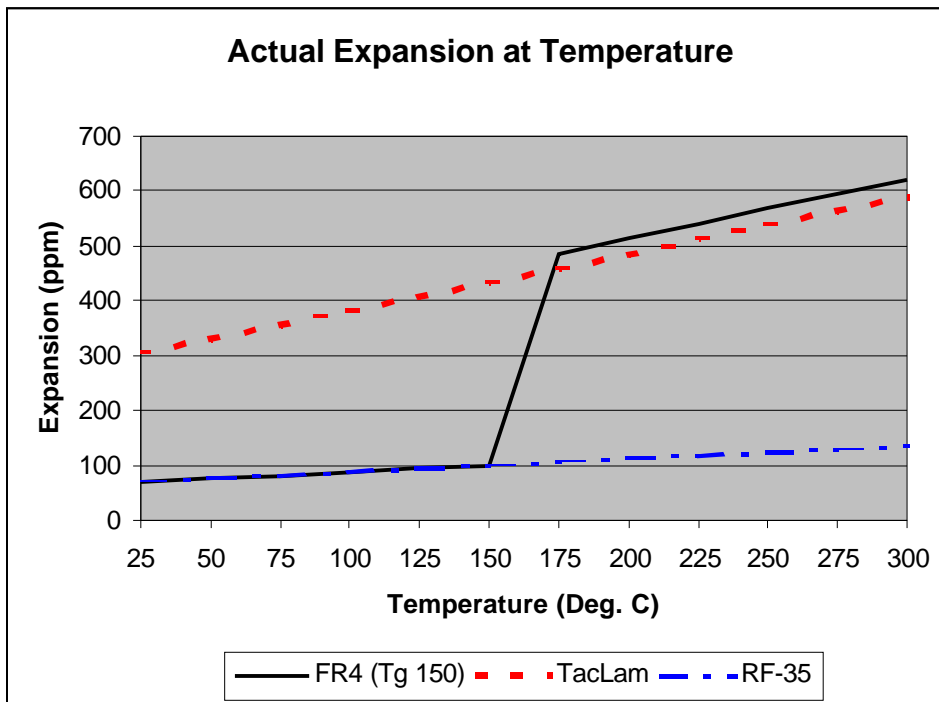


Fig. 4.4.20: Actual Z-axis expansion of base materials vs. temperature (source: Taconic)

4.4.10 Andere HF-Materialien (aus duroplastischen Harzsystemen)

Beschreibung

- Glasgewebeverstärktes modifiziertes, wärmehärtbares Polyphenylenether- bzw. -oxid-Harz (PPE/PPO)(z.B. Gigaver™ von Isola bzw. GETEK von GE)
- Glasgewebeverstärktes BT/Epoxidharz
- Glasgewebeverstärktes modifiziertes Harz auf Kohlenwasserstoffbasis (z.B. 4000 Series von Rogers Corporation)

Grenzen

- Geeignet für Frequenzen bis zu ca. 10 GHz
- Problem: Skineffekt bei Cu, da Leitung nur noch an der Oberfläche

Vorteile

- Niedrige Dielektrizitätskonstante (ϵ_r) und niedriger Verlustfaktor ($\tan \delta$) im Vergleich zu FR4
- Extrem hohe Wärmebeständigkeit im Vergleich zu FR4
- Oberflächenbearbeitung zur Durchkontaktierung mittels Permanganat

Nachteile

- Nicht in allen Dicken verfügbar
- Niedrige Kupferhaftfestigkeit im Vergleich zu FR4 und PTFE

Aussicht / Ausblick / Entwicklungstrend

- HF-Anwendungen weisen drastisch steigenden Materialbedarf auf, der frequenzbedingt mit PTFE-Glasgewebe und/oder glasgewebeverstärkten duroplastischen HF-Harzen abgedeckt werden wird. Letztere befinden sich in unterschiedlichen Stadien der Markteinführung

RCF mit PPE/PPO-Beschichtung sind in Entwicklung

4.4.10 Other RF Materials (thermoset resin systems)

Description

- Glass fabric-reinforced modified, thermoset polyphenylene ether or -oxide resin (PPE/PPO)(e.g. Gigaver[®] from Isola or GETEK from GE)
- Glass fabric-reinforced BT/epoxy
- Glass fabric-reinforced modified hydrogen carbon resin (e.g. 4000 Series from Rogers Corporation)

Limits

- Generally suitable for frequencies up to approx. 10 GHz

Advantages

- Low dielectric constant (ϵ_r) and low dielectric loss ($\tan \delta$) in comparison to FR4
- Extremely high thermal resistance in comparison to FR4
- Permanganate hole wall treatment for through-hole plating

Disadvantages

- Not all thicknesses are available
- Low copper peel strength in comparison to FR4 and PTFE

Development Trends

- RF applications require drastically increasing material volumes, which, dependent on frequency, can be met by PTFE/glass fabric and/or glass fabric reinforced thermoset RF resins. The latter are currently in different stages of commercialisation.
- PPE/PPO-coated RCF are in development

Table 4.4.5: Key characteristics of glass fabric reinforced RF base materials (thickness: 0.51 mm) (values taken from manufacturers' data sheets)

	ϵ_r (1 MHz)	ϵ_r (10 GHz)	$\tan d$ (1 MHz)	$\tan d$ (10 GHz)	Cu- Peel Strength (18 μ m)	Cu- Peel Strength (35 μ m)
FR4	4.7		0.019			2.0 N/mm
PPE/PPO	3.3		0.005		>1.2 N/mm	>1.2 N/mm
BT/epoxy	4.0		0.013			1.23 N/mm
Hydrogen carbon		3.48 (\pm 0.05)		0.004		0.88 N/mm
PTFE	3.50	3.50 (\pm 0.07)	0.0016	0.0030	1.5 N/mm	1.8 N/mm
PTFE	2.20	2.20 (\pm 0.02)	0.0002	0.0009	2.0 N/mm	2.1 N/mm

4.4.11 Halogenfreies (bromfreies) Basismaterial

Die Terminologie „halogenfrei“ ist nicht gerade eindeutig, wie die Definition in Kapitel 2.1 belegt. Tetrabromobisphenol A ist eigentlich die Substanz, um die es geht.

Basismaterialien ohne dieses Flammenschutzmittel erfüllen entweder nicht die Brennbarkeitsklasse UL94 V-0 (z.B. 25N von Arlon bzw. 4003 von Rogers), erfüllen die Anforderungen dieser Brennbarkeitsklasse aufgrund eines anderen Flammenschutzmittels, sind jedoch kein FR4 (z.B. Duraver/Duramid® 156 von Isola bzw. 4350 von Rogers), oder erfüllen die Brennbarkeitsklasse UL94 V-0 aufgrund der chemischen Struktur, sind jedoch auch kein FR4 (z.B. PTFE-Basismaterialien von Taconic).

Die Forderung nach Antimonfreiheit ist zumindest bei europäisch hergestellten Kompositlaminaten (CEM-1) gegeben.

a) Basismaterialien ohne Brennbarkeitsklasse UL 94 V-0

25N von Arlon bzw. 4003 von Rogers sind typische Vertreter, deren Haupteinsatzgebiete sich im HF-Bereich befinden.

b) Basismaterialien mit anderem Flammenschutzmittel als Tetrabromobisphenol A, jedoch kein FR4

Typische Vertreter sind Basismaterialien mit phosphorhaltigen Flammenschutzmitteln.

Marktanforderungen könnten eine breite Einführung beschleunigen.

c) Basismaterialien mit Brennbarkeitsklasse UL94 V-0, ohne Flammenschutzmittel, kein FR4

Im Kapitel 4.4.9 wurde bereits eingehend auf Basismaterialien aus PTFE/Glasgewebe eingegangen.

4.4.11 Halogen-free Base Materials (Bromine free)

The terminology „halogen-free“ is not unequivocal, as shown in its definition in Chapter 2.1. Tetrabromobisphenol A is really the substance of the matter.

Basematerials without this flame retardant either do not meet the flammability class UL94 V-0 (e.g. 25N from Arlon or 4003 from Rogers), meet the requirements of this flammability class due to another flame retardants, but are no FR4 (e.g. Duraver/Duramid® 156 from Isola), or meet the flammability class UL94 V-0 based on their chemical structure, but are no FR4 either (e.g. PTFE base materials from Taconic).

The antimony-free requirement is met at least by European composite laminates (CEM-1).

a) Base Materials without flammability class UL 94 V-0

25N from Arlon or 4003 from Rogers are typical base materials, whose main areas of application are in RF.

b) Base Materials with other flame retardants than Tetrabromobisphenol A, but no FR4

These are typically base materials containing phosphorous-based flame retardants.

Market requirements could accelerate their wide-scale introduction.

c) Base Materials with flammability class UL94 V-0, without flame retardant, but no FR4

Chapter 4.4.9 dealt extensively with PTFE/glass fabric base materials.